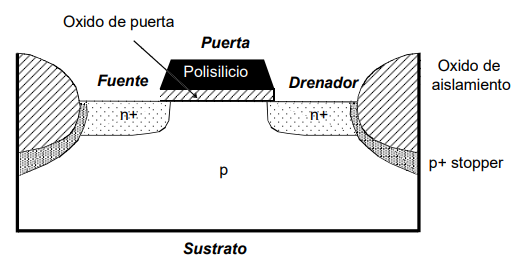
**Tecnología CMOS.**

CMOS se define como “Semiconductor Complementario del Óxido Metal (Complementary Metal Oxide Semiconductor)”, es una tecnología de fabricación para circuitos integrados (compuertas lógicas, contadores, etc). Esta tecnología de fabricación se desarrolló a principios de los años 60 a manos de Wanlass y Sah de la compañía Fairchild Semicondutor la cual fue la primera en introducir un circuito integrado comercialmente viable al mercado. A pesar de que al inicio del desarrollo de esta tecnología se presentaron varios inconvenientes y estuvo cerca de fracasar, las mejoras y el desarrollo logrado, lo llevó a ser, actualmente, una de las tecnologías más utilizadas en la fabricación de circuitos integrados, esto incluye microprocesadores, memorias y procesadores digitales de señales.

La fabricación de un circuito CMOS se basa de varias capas de distintos materiales superpuestas sobre una superficie base hecha de silicio. Un circuito CMOS se compone de transistores tipo nMOS y pMOS y las interconexiones requeridas. Los dos transistores están compuestos de 2 tipos de sustrato (silicio cristalizado), 2 tipos de difusiones (dopantes tipo n y tipo p), polisilio (se usa para crear el electrodo de la puerta) y óxido de silicio (fino de alta calidad para la puerta y grueso de baja calidad para separar las capas). Las interconexiones deben ser trazables para permitir que se den cruces sin conexiones, entre los niveles de metal el oxido utilizado debe ser aislante y se debe contar con agujeros para conectar las capas entre sí. En la Figura 1 se muestra el diseño de un circuito CMOS.



*Figura 1. Diseño de un circuito MOS.*

El tamaño de la oblea de silicio utilizada es de 72-230 mm de diámetro y 1 mm de grosor. Estos discos u obleas son cortadas de un lingote de cristal de silicio que se obtiene a partir de silicio policristalino fundido. A esta oblea se le añaden cantidades controladas de impurezas para alcanzar las características eléctricas requeridas. Para varias la cantidad o concentración de portadores (introducir impurezas) en el silicio se siguen algunos pasos:

* Epitaxis: se obtiene sometiendo la superficie de silicio a temperaturas elevadas y a una fuente de material dopante consiguiendo así el crecimiento de la película de cristal sencillo que se encuentra sobre la superficie.
* Deposición: se sigue un ciclo térmico que conduce las impurezas a la fase interior mediante la evaporación de un material dopante.
* Implantación iónica: para esto, se somete la superficie de silicio al impacto de impurezas con energías elevadas que al golpearla viajan a través de esta.
* Difusión: este paso se da sometiendo silicios con densidades de impurezas diferentes a elevadas temperaturas (cercanas a los 800°C) logrando trasladar estas impurezas de zonas de alta concentración a zonas de baja concentración.

Ahora, para la fabricación del área activa del circuito igualmente se siguen una serie de pasos. Antes de enlistar esta serie de pasos, es necesario mencionar que el área activa es la región de sustrato en la que se fabrica un transistor. En el caso de un circuito MOS está que rodeada de óxido aislante. Ahora sí, los pasos que se siguen para lograr está fabricación son:

* Cubrir el silicio con una capa de oxido.
* Cubrir la capa de oxido con una capa de material fluorescente que no reaccione al ácido.
* Polimerizar la capa antiácida mediante luz ultravioleta.
* Eliminar de la capa antiácida las áreas que se hayan podido polimerizar debido a la luz ultravioleta.
* Eliminar el óxido de las zonas libres de la capa antiácida utilizando aguafuerte.
* Eliminar una parte de la capa antiácida dejando solamente los bordes como se muestra en la Figura 2.

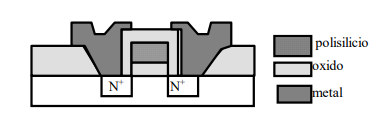


*Figura 2. Creación de la zona activa.*

Ahora, presentamos el proceso para la creación de la puerta de estos circuitos integrados. Este proceso se realiza mediante fotomasking (litografía por haz de láser) y eliminación de óxido. A continuación, los pasos que se siguen para esta fabricación:

* Se deposita una capa de polisilicio (es la sustancia utilizada comúnmente para crear las puertas y drenadores) y utilizando aguafuerte se da forma a las interconexiones y las puertas.
* Se elimina el óxido que cubre las zonas que posteriormente serás las zonas de difusión.
* Se dopa la zona de puerta.
* Se generan las áreas de difusión.
* Se cubre nuevamente con una capa de óxido y utilizando aguafuerte se generan los agujeros de contacto.
* Se añade aluminio a las zonas de contacto mediante un proceso de evaporación.

En la Figura 3 se muestra el resultado final que se obtiene al realizar estos pasos.



*Figura 3. Fabricación de la puerta.*

La tecnología CMOS presentan sistemas de bajo consumo de potencia y retardo por potencias pequeñas. Existen 4 variaciones de esta tecnología: pozo N, pozo P, Twin-Tub, Silicio sobre aislante.

Algunas otras características importantes de los circuitos CMOS es que estos son regenerativos, es decir que una señal que se haya degradado se podrá restaurar a su valor lógico inicial.

Para finalizar esta sección se presentará las ventajas y desventajas que presenta la familia de circuitos CMOS.

Ventajas:

* El bajo consumo de potencia ya mencionado. Este se da gracias a la alta impedancia de entrada que presentan los transistores.
* Estos circuitos son robustos gracias a su comportamiento regenerativo. No son susceptibles a ruido o degradación de señal.
* Son sencillos de diseñar.
* Gracias al desarrollo se la tecnología CMOS es posible conseguir grandes densidades de integración a un costo bajo.

Desventajas:

* La velocidad de los circuitos CMOS es menor en comparación a otras familias debido carácter capacitivo de los transistores.
* Son susceptibles a latch-up, esto consiste en la existencia de un tiristor parásito que produce un camino de baja resistencia a la corriente de alimentación y podría ser el causante de la destrucción del equipo.

Referencias:

La tecnología CMOS, setup. <http://www.set-up.es/la-tecnologia-cmos/>

“Diseño físico de circuitos CMOS”, José Manuel Mendías Cuadros. Universidad Complutense de Madrid.

“Diseño de circuitos integrados”, Juan Lanchares Dávila. Universidad Complutense de Madrid.